

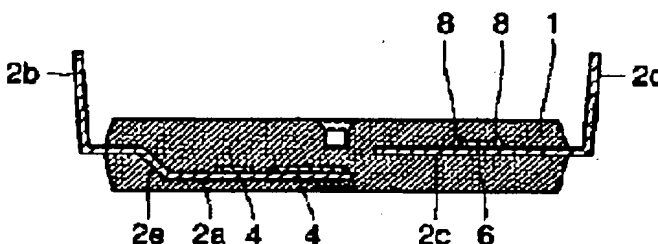
SEMICONDUCTOR DEVICE

Patent number: JP2001196532
Publication date: 2001-07-19
Inventor: KAWATO HISASHI; TAJIRI MITSUGI
Applicant: MITSUBISHI ELECTRIC CORP;; RYODEN SEMICONDUCTOR SYST ENG
Classification:
- international: H01L25/07; H01L25/18; H01L23/28; H01L23/48; H01L23/50
- european:
Application number: JP20000003296 20000112
Priority number(s): JP20000003296 20000112

Report a data error here

Abstract of JP2001196532

PROBLEM TO BE SOLVED: To provide a semiconductor device which reduces molding processes and has a high filling property of the mold resin. **SOLUTION:** A power chip lead frame 2a is arranged approximately parallel to an integrated circuit chip lead frame 2c via a lead step 2e to a power chip lead terminal 2b, and the rear of the power chip lead frame 2a is closer to the outer surface of mold resin 12 than the rear of the integrated circuit chip lead frame 2c, whereon an integrated circuit chip 6 is mounted. A tapered hole 11 is formed on the surface of the mold resin 12 at the front the power chip lead frame 2a.



Data supplied from the *esp@cenet* database - Worldwide

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-196532

(P2001-196532A)

(43) 公開日 平成13年7月19日 (2001.7.19)

(51) Int.Cl.⁷

識別記号

F I

テマコード^{*}(参考)

H 0 1 L 25/07

H 0 1 L 23/28

J 4 M 1 0 9

25/18

23/48

G 5 F 0 6 7

23/28

23/50

F

23/48

25/04

C

23/50

審査請求 未請求 請求項の数 3 O L (全 10 頁)

(21) 出願番号 特願2000-3296(P2000-3296)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番9号

(22) 出願日 平成12年1月12日 (2000.1.12)

(71) 出願人 591036505

三菱電機セミコンダクタシステムエンジニアリ
ング株式会社

兵庫県伊丹市瑞原4丁目1番地

(72) 発明者 川藤 寿

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(74) 代理人 100064746

弁理士 深見 久郎 (外4名)

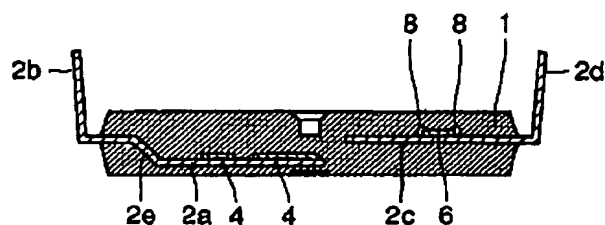
最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 モールド工程の削減が図られ、かつ、モールド樹脂の充填性が高い半導体装置を提供する。

【解決手段】 パワーチップ用リードフレーム2aは、パワーチップ側リード端子2bとはリード段差部2eを介して集積回路チップ用リードフレーム2cと略平行に配置され、パワーチップ用リードフレーム2aの裏面が、集積回路チップ6が搭載された集積回路チップ用リードフレーム2cの裏面よりもモールド樹脂12の外面に接近している。パワーチップ用リードフレーム2aの表面側のモールド樹脂12の表面には、テーパ状の穴11が形成されている。



【特許請求の範囲】

【請求項1】 電力用チップおよび該電力用チップを制御するための集積回路チップと、
前記電力用チップを搭載するための第1フレーム部、前記集積回路チップを搭載するための第2フレーム部および前記第1または第2フレーム部に接続されるリード端子を有するリードフレーム部と、
前記リード端子を突出させて、前記電力用チップおよび前記集積回路チップを含む前記リードフレーム部を封止するモールド樹脂と、を備え、

前記第1フレーム部は、前記リード端子とリード段差部を介して前記第2フレーム部と略平行に配置され、前記電力用チップが搭載された前記第1フレーム部の面と反対側の面が、前記集積回路チップが搭載された前記第2フレーム部の面と反対側の面よりも前記モールド樹脂の外面に接近し、
前記電力用チップが搭載された前記第1フレーム部の面の側の前記モールド樹脂の表面には、テーパを有する穴が形成されている、半導体装置。

【請求項2】 前記穴は前記モールド樹脂が充填される方向と交差する方向に複数形成され、
前記モールド樹脂に形成された前記穴と前記穴との間に、前記第1フレーム部と前記第2フレーム部とを電気的に接続するワイヤが配設されている、請求項1記載の半導体装置。

【請求項3】 前記穴は、前記電力用チップが搭載された前記第1フレーム部の面の側の前記モールド樹脂の表面にのみ形成されている、請求項1または2に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置に関し、特に、モールド樹脂の充填性が改善され、かつ、モールド工程の削減が図られる半導体装置に関するものである。

【0002】

【従来の技術】従来の半導体装置の一例として、たとえば、エアコン、洗濯機などのインバータ用のスイッチング素子として用いられる電力半導体装置について説明する。電力半導体装置では、大電流をスイッチングするための絶縁ゲート形バイポーラトランジスタ（Insulated Gate Bipolar Transistor、以下「IGBT」と記す。）やフライホイールダイオード（Fly Wheel Diode、以下「FWD」と記す。）といったパワーチップと、そのパワーチップを制御するための低電圧集積回路（Low Voltage Integrated Circuit、以下「LVIC」と記す。）や高電圧集積回路（High Voltage Integrated Circuit、以下「HVIC」と記す。）といった集積回路チップが搭載されている。

【0003】電力半導体装置は、これらパワーチップお

よび集積回路チップを、リードフレーム上にダイボンディングして、所定のワイヤボンディングおよび樹脂モールド工程等を繰ることによって形成される。そこで、このような電力半導体装置の従来の製造方法について図を用いて説明する。

【0004】図12および図13を参照して、リードフレーム102上にパワーチップ104および集積回路チップ106をそれぞれダイボンディングにより搭載する。次に、ワイヤボンディングによってパワーチップ104とリードフレーム102内の所定の内部リードとをアルミニウム線110により電気的に接続する。同様に、集積回路チップ106と所定の内部リードとを金線108により電気的に接続する。なお、アルミニウム線110を適用するのは、パワーチップ104では大電流を扱うからである。

【0005】次に図14および図15を参照して、パワーチップ104および集積回路チップ106が搭載されたリードフレーム102の面の側を覆うように、1次モールド樹脂112を形成する。このとき、パワーチップ104および集積回路チップ106が搭載されている面と反対側のリードフレーム102の面は露出した状態にある。

【0006】次に図16および図17を参照して、リード端子のうち、不要なリード端子となるリード部分102h（斜線部分）をカットして除去する。次に図18および図19を参照して、1次モールド樹脂112およびリードフレーム102を覆うように、さらに2次モールド樹脂114を形成する。また、このとき特にパワーチップ104で発生する熱を放出するためのヒートシンク116を配設する。

【0007】その後、リードフレーム102のタイバー102gをカットして、2次モールド樹脂114より突出している各リード端子を曲げることにより、図20(a)、(b)および(c)に示す電力半導体装置が完成する。同図に示されるように、2次モールド樹脂114の一方側には集積回路チップと接続されている集積回路チップ側リード端子102dが配設され、他方側にはパワーチップと接続されているパワーチップ側リード端子102bが配設されている。

【0008】また、各集積回路チップ側リード端子102dおよびパワーチップ側リード端子102bは、電力半導体装置がプリント基板などに装着された状態で、ヒートシンク116により熱が効率的に放熱されるように、ヒートシンク116が配設されている側と反対の側に曲げられている。従来の電力半導体装置は以上のように製造される。

【0009】

【発明が解決しようとする課題】近年、製造コストの削減の観点から、プロセスのスリム化が図られており、上記の電力半導体装置においても、1次および2次モールド

ド樹脂による2回のモールド工程を1回のモールド工程で対応できるよう開発が進められている。

【0010】電力半導体装置では、特に、パワーチップ104にて発生する熱を効率的に放熱させるために、図19に示すように、パワーチップ104が搭載されたリードフレーム102の面（以下単に「表面」と記す）とは反対側の面（以下単に「裏面」と記す）に位置するモールド樹脂の厚さを、ヒートシンク116とリードフレーム102との絶縁性が損なわれない程度に極力薄くする必要がある。

【0011】このため、1回のモールド工程では、リードフレーム102の表面と裏面とにモールド樹脂を良好に充填することが困難となり、特に、リードフレーム102の裏面側に充填されるモールド樹脂にボイドが発生することがあった。

【0012】本発明は上記問題点を解決するためになされたものであり、モールド工程の削減が図られ、かつ、モールド樹脂の充填性が高い半導体装置を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明の1つの局面における半導体装置は、電力用チップおよびその電力用チップを制御するための集積回路チップと、リードフレーム部と、モールド樹脂とを備えている。リードフレーム部は、電力用チップを搭載するための第1フレーム部、集積回路チップを搭載するための第2フレーム部および第1または第2フレーム部に接続されるリード端子を有している。モールド樹脂は、リード端子を突出させて、電力用チップおよび集積回路チップを含むリードフレーム部を封止している。第1フレーム部は、リード端子とリード段差部を介して第2フレーム部と略平行に配置されている。電力用チップが搭載された第1フレーム部の面と反対側の面が、集積回路チップが搭載された第2フレーム部の面と反対側の面よりもモールド樹脂の外面に接近している。電力用チップが搭載された第1フレーム部の面の側のモールド樹脂の表面には、テーパを有する穴が形成されている。

【0014】この構成によれば、電力用チップが搭載された第1フレーム部の面（表面）と反対側の面（裏面）が、集積回路チップが搭載された第2フレーム部の面（表面）と反対側の面（裏面）よりもモールド樹脂の外面に接近していることによって、モールド樹脂を第1フレーム部のリード端子側から注入してリードフレーム部をモールド樹脂によって封止する際に、リード段差部に沿って、第1フレーム部の裏面側に積極的にモールド樹脂が流れ込まれる。これにより、第1フレーム部の裏面側に比較的薄いモールド樹脂を、ボイドを発生させることなく高い充填性でもって形成することができる。しかも、第1フレーム部の裏面側に積極的にモールド樹脂が流れ込まれるため、1回のモールド工程によりリードフ

レーム部を封止することができ、工程削減を図ることが可能となる。また、モールド樹脂の表面にテーパを有する穴が形成されていることで、モールド樹脂が収縮することに伴って生じる反りの応力を緩和することができ、特に放熱フィンをモールド樹脂に装着する際にモールド樹脂が割れるのを抑制することができる。

【0015】好ましくは、穴はモールド樹脂が充填される方向と交差する方向に複数形成され、モールド樹脂に形成された穴と穴との間に、第1フレーム部と第2フレーム部とを電気的に接続するワイヤが配設されている。

【0016】この場合には、モールド樹脂を注入する際に、穴に対応した金型の部分（スリーブおよび可動ピン）と隣り合う穴に対応した金型の部分に位置するワイヤとにより、第1フレーム部のリード端子側から注入されるモールド樹脂のうち、第1フレーム部の表面側に注入されるモールド樹脂の流れが妨げられる。これにより、第1フレーム部の表面側へのモールド樹脂の注入が抑制されて、その分を第1フレーム部の裏面側へ注入することができる。その結果、第1フレーム部の裏面側へのモールド樹脂の充填性をより高めることができる。

【0017】また好ましくは、穴は電力用チップが搭載された第1フレーム部の面の側のモールド樹脂にのみ形成されている。

【0018】モールド樹脂を注入する際に、モールド樹脂がリード段差部にあたることで、第1フレーム部には第1フレーム部の裏面から表面の方に向かう力が作用する。この力を受けて第1フレーム部は、金型の支持部材（ピン）に確実に接触して、第1フレーム部が支持されることになる。これにより、第1フレーム部を両側からピンで挟むことなく、モールド樹脂を第1フレーム部の表面側と裏面側とに充填することができるとともに、第1フレーム部の裏面側には金型のピンがないことで、この領域に流れ込むモールド樹脂の流動抵抗がより下がり、第1フレーム部の裏面側におけるモールド樹脂の充填性をさらに高めることができる。また、第1フレーム部を支持する金型のピンとしては、第1フレーム部の表面側のピンだけでよく、第1フレーム部の裏面側のピンを省くことができるため、金型の構造を簡略化することができる。とともに、メンテナンス性を向上することができる。

【0019】

【発明の実施の形態】実施の形態1

本発明の実施の形態1に係る電力半導体装置について説明する。まず、電力半導体装置の平面外観を図1に示し、その1つの断面を図2に示し、他の断面を図3に示す。また、モールド樹脂12によって封止されているパワーチップ4および集積回路チップ6を含むリードフレーム2の側面構造を図4に示す。

【0020】電力半導体装置では、従来の技術の項において説明したように、大電流をスイッチングするための

IGBTやFWDといったパワーチップと、そのパワーチップを制御するためのLVICやHVICといった集積回路チップが搭載されている。これらのパワーチップおよび集積回路チップはモールド樹脂によって封止されている。

【0021】図2～図4に示すように、パワーチップ4はパワーチップ用リードフレーム2a上に搭載されている。一方、集積回路チップ6は集積回路チップ用リードフレーム2c上に搭載されている。

【0022】パワーチップ側リード端子2bとパワーチップ4とはアルミニウム線10のワイヤボンディングによって電気的に接続されている。一方、集積回路チップ側リード端子2dと集積回路チップ6とは金線8のワイヤボンディングによって電気的に接続されている。

【0023】また、パワーチップ4と所定の中継リードとをアルミニウム線10のワイヤボンディングによって電気的に接続するとともに、その中継リードと集積回路チップ6とを金線8のワイヤボンディングによって電気的に接続することによって、パワーチップ4と集積回路チップ6とが電気的に接続されている。

【0024】本電力半導体装置のパワーチップ用リードフレーム2aは、パワーチップ側リード端子2bとはリード段差部2eを介して集積回路チップ用リードフレーム2cと略平行に配置され、パワーチップ4が搭載されたパワーチップ用リードフレーム2aの面（表面）と反対側の面（裏面）が、集積回路チップ6が搭載された集積回路チップ用リードフレーム2cの面（表面）と反対側の面（裏面）よりもモールド樹脂12の外面に接近している。

【0025】このため、図3に示すように、パワーチップ用リードフレーム2aの裏面側のモールド樹脂12の厚さが、集積回路チップ用リードフレーム2cの裏面側のモールド樹脂12の厚さよりも薄くなっている。これにより、パワーチップ4で発生した熱はモールド樹脂12の外方へ効率よく放出される。

【0026】上述した電力半導体装置では、後で説明するように、モールド工程においてパワーチップ側リード端子2b側からモールド樹脂を注入する際に、リード段差部2eに沿って、パワーチップ用リードフレーム2aの裏面側に積極的にモールド樹脂が流し込まれる。

【0027】これによって、パワーチップ用リードフレーム2aの裏面側に比較的薄いモールド樹脂を、ボイドを発生させることなく高い充填性をもって形成することができる。しかも、パワーチップ用リードフレーム2aの裏面側に積極的にモールド樹脂が流し込まれるため、1回のモールド工程によって上述したモールド樹脂12を形成でき、従来の製造工程と比較するとモールド工程を1工程分削減することができる。

【0028】また、集積回路チップ用リードフレーム2cの裏面側のモールド樹脂の厚さが、パワーチップ用リ

ードフレーム2aの裏面側のモールド樹脂よりも厚いことによって、集積回路チップ6が電力半導体装置の外部からのノイズの影響を受けにくくなる。

【0029】さらに、電力半導体装置の放熱を効果的に行なうために、図2または図3に示されるパワーチップ用リードフレーム2aの裏面側のモールド樹脂12に、たとえばアルミニウムなどからなる放熱フィン（図示せず）が設けられる。この場合には、その放熱フィンを介してノイズが電力半導体装置の集積回路チップ6に影響を及ぼすおそれがある。

【0030】そのような場合でも、集積回路チップ用リードフレーム2cの裏面側のモールド樹脂の厚さが十分に厚いことによって、集積回路チップ6がそのようなノイズの影響を受けることが抑制される。

【0031】また、パワーチップ用リードフレーム2aの表面側のモールド樹脂の方が裏面側のモールド樹脂の厚さよりも厚いことによって、モールド樹脂を成型する際にパワーチップ用リードフレーム2aの表面側におけるモールド樹脂が裏面側におけるモールド樹脂よりも収縮の程度が大きくなる。

【0032】その結果、図5に示すように、パワーチップ用リードフレーム2aの裏面が接近しているモールド樹脂12の外面が凸になるようにモールド樹脂12が反ってしまう。

【0033】一方、モールド樹脂12のこの外面のほぼ全面には、上述したように、放熱フィンが装着される。この放熱フィンにも、機械加工のばらつきに伴う反りがある。そして、モールド樹脂の反りの向きと反対側の向きに反っている放熱フィンがモールド樹脂12の取付け穴13に装着される場合には、パワーチップ用リードフレーム2aの表面側におけるモールド樹脂12に過度の応力が作用する結果、モールド樹脂12にクラックが生じることがある。

【0034】このとき、図5に示すように、モールド樹脂12の穴11としてテーパ状の穴が形成されていることで、その応力が緩和されてモールド樹脂12にクラックが生じるのを抑制することができる。なお、後述するように、この穴11はモールド樹脂12を成型する際に、リードフレームを固定するピンを覆うスリーブに対応する穴である。

【0035】次に、上述した電力半導体装置の製造方法について説明する。まず、たとえば図4に示されるように、パワーチップ用リードフレーム2a上にパワーチップ4をダイボンドにより搭載し、集積回路チップ用リードフレーム2c上に集積回路チップ6をダイボンドにより搭載する。

【0036】次に、アルミニウム線10のワイヤボンディングによって、パワーチップ4と所定の内部リードとを電気的に接続する。同様に、金線8のワイヤボンディングにより集積回路チップ6と所定の内部リードとを電

気的に接続する。

【0037】このダイボンド工程では、パワーチップ用リードフレーム2aは、リード段差部2eを介してパワーチップ側リード端子となるリードにつながれ、集積回路チップ用リードフレーム2cと略平行に配置されている。また、各パワーチップ用リードフレーム2aと集積回路チップ用リードフレーム2cとはタイバー（図示せず）などによって繋がれている。

【0038】次に図6に示すように、金型となる上側キャビティ21と下側キャビティ22とでパワーチップ側 10 リード端子2bとなるリードと、集積回路チップ側リード端子2dとなるリードを挟み込む。上側キャビティ21のスリーブ23に設けられた可動ピン24と、下側キャビティ22のスリーブ25に設けられた可動ピン26をそれぞれ可動させて、パワーチップ用リードフレーム2aを挟み込んでこれを固定する。

【0039】パワーチップ側リード端子2bの側から樹脂注入ゲート（図示せず）により金型内にモールド樹脂を注入して、パワーチップ4および集積回路チップ6等を封止する。その後、可動ピン24、26を元の位置に 20 戻す。このとき、モールド樹脂12はまだ固まっていないので、各可動ピン24、26が各スリーブ23、25内に戻ると、可動ピン24、26が位置していた部分にはモールド樹脂が流れ込み、モールド樹脂12には可動ピンの跡は残らない。

【0040】次に、図7に示すように、モールド樹脂12が固まった段階で上側キャビティ21と下側キャビティ22とを取外す。このときには、モールド樹脂が固まっているため、モールド樹脂12の表面にはスリーブ23に対応する穴11とスリーブ25に対応する穴12が 30 残る。

【0041】その後、タイバーなどをカットし、パワーチップ側リード端子および集積回路チップ側リード端子となるリード端子を曲げることによって、図1に示す電力半導体装置が完成する。

【0042】上述した製造方法では、図6に示すように、樹脂注入ゲートから注入されるモールド樹脂がリード段差部2eによって、矢印30に示すように、パワーチップ用リードフレーム2aの裏面側のモールド樹脂の厚さが比較的薄く形成されるべき部分へ積極的に流し込 40 まれる。これにより、パワーチップ用リードフレーム2aの裏面側のモールド樹脂の充填性が向上し、モールド樹脂12内にボイドが発生するのを抑制することができる。

【0043】このようにして、1回のモールド工程により所定のモールド樹脂12を形成することができて、従来の製造工程と比較するとモールド工程を1工程分削減でき、生産コストの低減を図ることが可能となる。

【0044】また、特にスリーブ23の形状に対応する 50 穴11として、テーパ状の穴11がモールド樹脂12の

表面に残ることになる。これにより、上述したように、放熱フィンがモールド樹脂12に装着される場合に、パワーチップ用リードフレーム2aの表面側におけるモールド樹脂12に作用する応力が緩和されて、モールド樹脂12にクラックが生じるのを抑制することができる。

【0045】実施の形態2

本発明の実施の形態2に係る電力半導体装置について説明する。本電力半導体装置では、図8および図9に示すように、モールド樹脂12の表面にはモールド樹脂が充填される方向と略直交する方向に沿って複数の穴11が形成されている。パワーチップ用リードフレーム2aと集積回路チップ用フレーム2cとを電気的に接続するアルミニウム線10がその穴11と穴11との間に配設されている。

【0046】これ以外の構成については実施の形態1において説明した電力半導体装置と同様なので、同一部材には同一符号を付しその説明を省略する。この電力半導体装置も、実施の形態1において説明した方法と同様の方法により形成される。

【0047】この電力半導体装置では、実施の形態1において説明した電力半導体装置によって得られる効果に加えて、次のような効果を得ることができる。特に、図6に示されるモールド樹脂を充填する工程では、アルミニウム線10が隣接するスリーブ23の間に位置していることで、樹脂注入ゲート（図示せず）からモールド樹脂が注入される際に、アルミニウム線10が抵抗となっ 20 て、パワーチップ用リードフレーム2aの表面側へモールド樹脂が流れ込むのを抑制することができる。

【0048】これにより、パワーチップ用リードフレーム2aの裏面側へ積極的にモールド樹脂を流し込むことができ、パワーチップ用リードフレーム2aの裏面側のモールド樹脂の充填性をさらに高めることができる。

【0049】また、アルミニウム配線10をスリーブと取付け穴13との間に位置させることでも、同様の効果を得ることができる。

【0050】実施の形態3

本発明の実施の形態3に係る電力半導体装置について説明する。本電力半導体装置は、図10に示すように、パワーチップ用リードフレーム2aの表面側のモールド樹脂12の表面に穴11が形成され、パワーチップ用リードフレーム2aの裏面側のモールド樹脂12の表面には穴は形成されていない。これ以外の構成について、実施の形態1において説明した電力半導体装置と同様なので、同一部材には同一符号を付しその説明を省略する。

【0051】次に上述した電力半導体装置の製造方法について説明する。まず、実施の形態1において説明したように、ダイボンド工程において、パワーチップ用リードフレーム2a上にパワーチップ4を、集積回路チップ用リードフレーム2c上に集積回路チップ6をそれぞれ 50 搭載する。そして、アルミニウム線10のワイヤボンデ

イングによって、パワーチップ4と所定の内部リードとを電気的に接続する。同様に、金線8のワイヤボンディングにより集積回路チップ6と所定の内部リードとを電気的に接続する。

【0052】次に図11に示すように、金型となる上側キャビティ21と下側キャビティ22とでパワーチップ側リード端子2bとなるリードと、集積回路チップ側リード端子2dとなるリードを挟み込む。可動ピン24およびスリーブ23は上側キャビティ21にのみ設けられ、下側キャビティ22には設けられていない。そのスリーブ23に設けられた可動ピン24を可動させて、パワーチップ用リードフレーム2aの表面に接触させる。

【0053】パワーチップ側リード端子2bの側から樹脂注入ゲート27により金型内にモールド樹脂を注入して、パワーチップ4および集積回路チップ6等を封止する。その後、可動ピン24を元の位置に戻す。

【0054】次に、モールド樹脂12が固まった段階で上側キャビティ21と下側キャビティ22とを取外す。このときにはモールド樹脂が固まっているため、モールド樹脂12の表面にはスリーブ23に対応する穴11のみが残る。

【0055】その後、パワーチップ側リード端子および集積回路チップ側リード端子となるリード端子を曲げることによって、図10に示す電力半導体装置が完成する。

【0056】この電力半導体装置では、実施の形態1において説明した電力半導体装置によって得られる効果に加えて、次のような効果を得ることができる。特に、図11に示されるモールド樹脂を充填する工程では、樹脂注入ゲート27から注入されるモールド樹脂がリード段差部2eにあたることで、パワーチップ用リードフレーム2aには、矢印31の向きの力が作用する。これにより、パワーチップ用リードフレーム2aが可動ピン24に押付けられることになる。

【0057】このため、パワーチップ用リードフレーム2aを両側から可動ピンで挟むことなく、モールド樹脂をパワーチップ用リードフレーム2aの表面側と裏面側とに充填することができる。

【0058】そして、パワーチップ用リードフレーム2aの裏面側には可動ピンとスリーブがないことで、この領域に流れ込むモールド樹脂の流動抵抗が、実施の形態1の電力半導体装置の場合よりも下がり、パワーチップ用リードフレーム2aの裏面側におけるモールド樹脂の充填性をさらに高めることができる。

【0059】また、モールド工程において使用する1対のキャビティ（金型）のうち、一方のキャビティにのみ可動ピンを設け、他方のキャビティには可動ピンを設ける必要がないため、金型の構造を簡略にすることができる。メンテナンスをより容易に行うことができる。

【0060】今回開示された実施の形態はすべての点で

例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0061】

【発明の効果】本発明の1つの局面における半導体装置によれば、電力用チップが搭載された第1フレーム部の面（表面）と反対側の面（裏面）が、集積回路チップが搭載された第2フレーム部の面（表面）と反対側の面（裏面）よりもモールド樹脂の外面に接近していることによって、モールド樹脂を第1フレーム部のリード端子側から注入してリードフレーム部をモールド樹脂によって封止する際に、リード段差部に沿って、第1フレーム部の裏面側に積極的にモールド樹脂が流れ込まれる。これにより、第1フレーム部の裏面側に比較的薄いモールド樹脂を、ボイドを発生させることなく高い充填性をもって形成することができる。しかも、第1フレーム部の裏面側に積極的にモールド樹脂が流れ込まれるため、1回のモールド工程によりリードフレーム部を封止することができ、工程削減を図ることが可能となる。また、モールド樹脂の表面にテーパを有する穴が形成されていることで、モールド樹脂が収縮することに伴って生じる反りの応力を緩和することができ、特に放熱フィンをモールド樹脂に装着する際にモールド樹脂が割れるのを抑制することができる。

【0062】好ましくは、穴はモールド樹脂が充填される方向と交差する方向に複数形成され、モールド樹脂に形成された穴と穴との間に、第1フレーム部と第2フレーム部とを電気的に接続するワイヤが配設されていることで、モールド樹脂を注入する際に、ワイヤによって第1フレーム部の表面側に注入されるモールド樹脂の流れが妨げられ、第1フレーム部の表面側へのモールド樹脂の注入が抑制されて、その分を第1フレーム部の裏面側へ注入することができる。その結果、第1フレーム部の裏面側へのモールド樹脂の充填性をより高めることができる。

【0063】また好ましくは、穴は電力用チップが搭載された第1フレーム部の面の側のモールド樹脂にのみ形成されていることで、モールド樹脂を注入する際に、第1フレーム部には第1フレーム部の裏面から表面の方に向かう力が作用する。この力を受けて第1フレーム部は、金型の支持部材（ピン）に確実に接触して、第1フレーム部が支持されることになる。これにより、第1フレーム部を両側からピンで挟むことなく、モールド樹脂を第1フレーム部の表面側と裏面側とに充填することができるとともに、第1フレーム部の裏面側には金型のピンがないことで、この領域に流れ込むモールド樹脂の流動抵抗がより下がり、第1フレーム部の裏面側におけるモールド樹脂の充填性をさらに高めることができる。

11

また、第1フレーム部を支持する金型のピンとしては、第1フレーム部の表面側のピンだけでよく、第1フレーム部の裏面側のピンを省くことができるため、金型の構造を簡略化することができるとともに、メンテナンス性を向上することができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1に係る電力半導体装置の平面外観図である。

【図2】 図1に示す電力半導体装置の断面線I-Iにおける断面図である。

【図3】 図1に示す電力半導体装置の断面線I-I-I-I-I-Iにおける断面図である。

【図4】 図1に示す電力半導体装置の構造の側面透視図である。

【図5】 図1に示す電力半導体装置の反りを示す側面図である。

【図6】 同実施の形態において、電力半導体装置の製造方法の一工程を示す断面図である。

【図7】 同実施の形態において、図6に示す工程の後に行われる工程を示す断面図である。

【図8】 本発明の実施の形態2に係る電力半導体装置の断面図である。

【図9】 図8に示す電力半導体装置の内部構造を示す平面透視図である。

【図10】 本発明の実施の形態3に係る電力半導体装置の断面図である。

12

【図11】 同実施の形態において、電力半導体装置の製造方法の一工程を示す断面図である。

【図12】 従来の電力半導体装置の製造工程の一工程を示す平面図である。

【図13】 図12に示す工程の側面図である。

【図14】 図12に示す工程の後に行なわれる工程を示す平面図である。

【図15】 図14に示す工程における側面図である。

【図16】 図14に示す工程の後に行なわれる工程を示す平面図である。

【図17】 図16に示す工程における側面図である。

【図18】 図16に示す工程の後に行なわれる工程を示す平面図である。

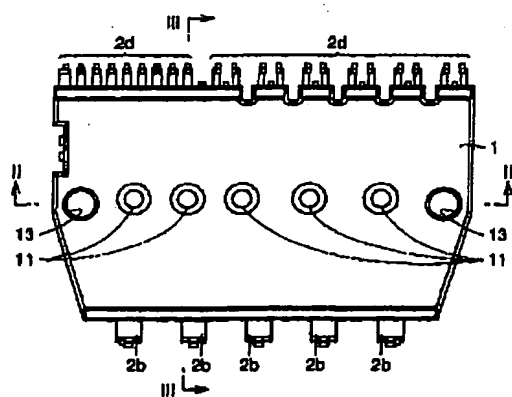
【図19】 図18に示す工程における断面図である。

【図20】 従来の電力半導体装置の外観を示す図であり、(a)は平面外観図を示し、(b)は1つの側面外観図であり、(c)は他の側面外観図である。

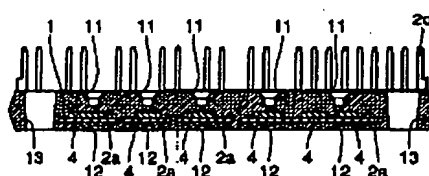
【符号の説明】

1 モールド樹脂、2a パワーチップ用リードフレーム、2b パワーチップ側リード端子、2c 集積回路チップ用リードフレーム、2d 集積回路チップ側リード端子、2e リード段差部、4 パワーチップ、6 集積回路チップ、8 金線、10 アルミニウム線、11、12 穴、13 取付け穴、21 上側キャビティ、22 下側キャビティ、23、25 スリーブ、24、26 可動ピン、27 樹脂ゲート。

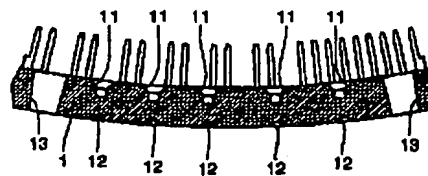
【図1】



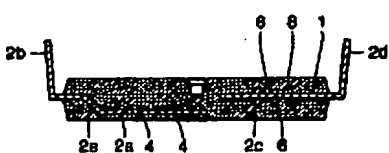
【図2】



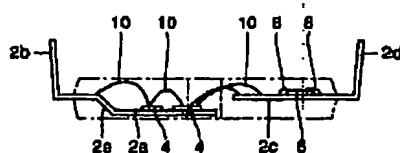
【図5】



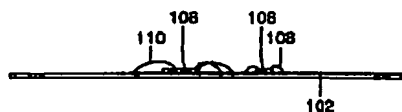
【図3】



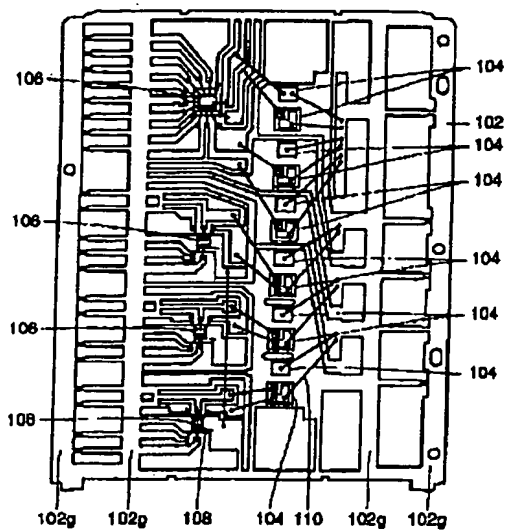
【図4】



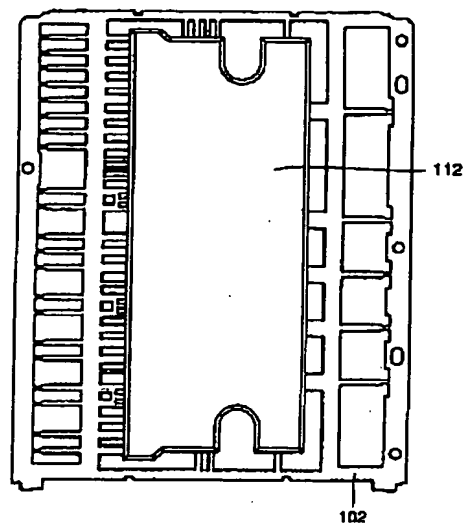
【図13】



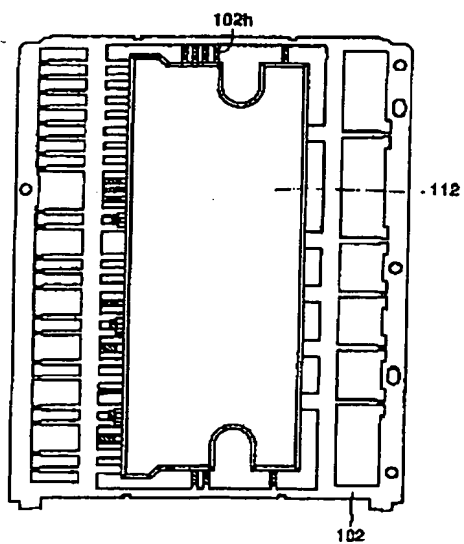
【図12】



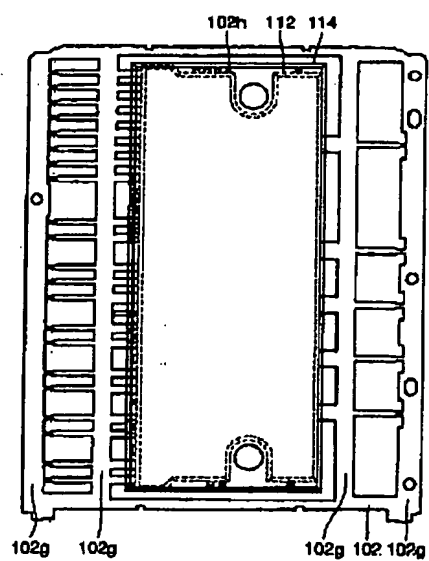
【図14】



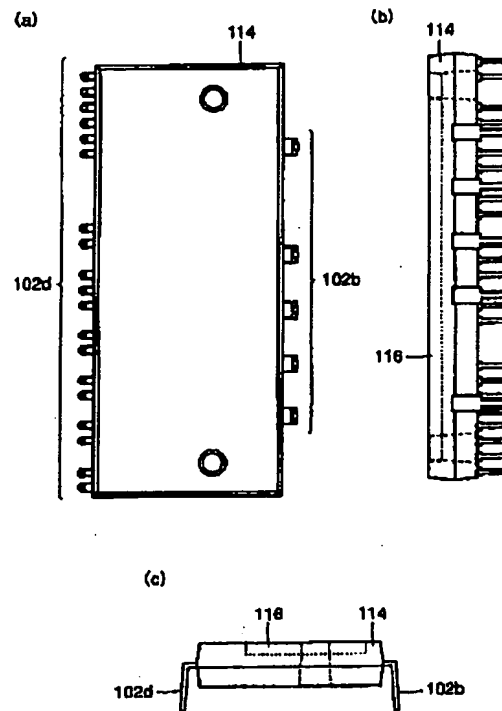
【図16】



【図18】



【図20】



フロントページの続き

(72)発明者 田尻 貢
兵庫県伊丹市瑞原四丁目1番地 菱電セミ
コンダクタシステムエンジニアリング株式
会社内

Fターム(参考) 4M109 AA01 BA02 CA21 DA03 DA06
DA08 DB04 FA04 GA02 GA05
5F067 AA03 AA06 AB02 BA03 BC04
BD01 BD10 BE05 BE06 CA03
CA04 CA07 DE02 DF02 DF17
EA04

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.